

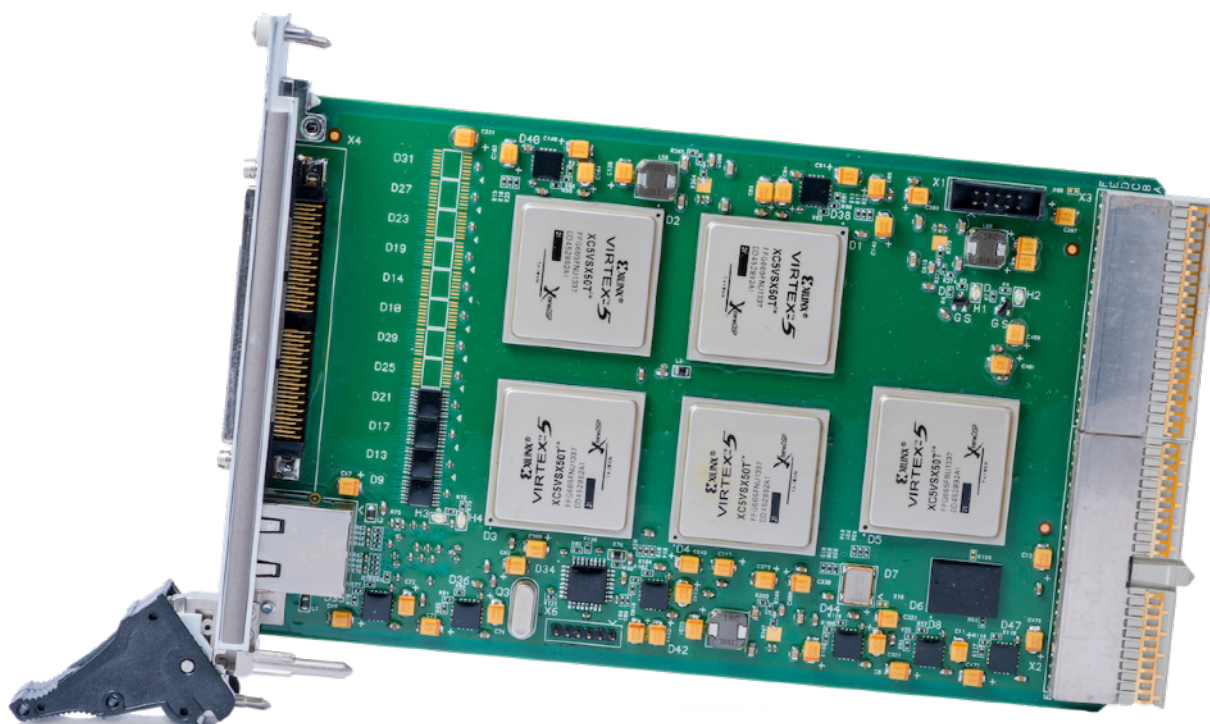
Україна. м.Запоріжжя, вул. Незалежності України 66, офіс 7
тел/факс:(061) 220-04-86, (050) 923-84-56, (098) 923-84-56
welthy.com.ua, info@welthy.com.ua

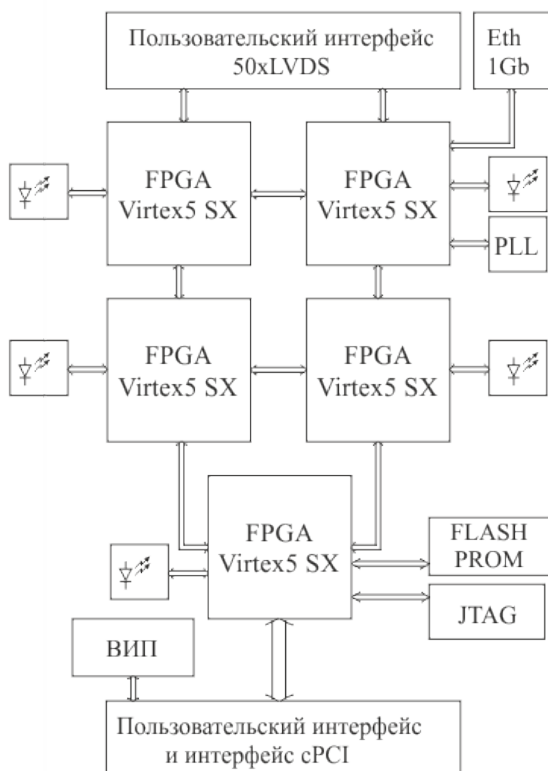
Модуль цифрової обробки сигналів V5X-3U-0x

(стислий технічний опис)

Рік розробки: 2015

Код: V5X-3U-0x





Призначення

Модуль V5X-3U-0x є програмованим логічним обчислювальним пристроєм FPGA для виконання алгоритмів цифрової обробки сигналів. Побудований на базі масиву з 5-ти FPGA Xilinx Virtex5® серії SX для DSP додатків та призначений для побудови систем цифрової обробки сигналів у режимі реального часу.

Ключові особливості

Логічний обчислювальний ресурс п'ять FPGA Xilinx Virtex5® SX50T з еквівалентною кількістю помножувачів 18x18p. в блоках XtremeDSP-2880, об'ємом розподіленого ОЗУ – 3,9 Мб та блочного ОЗУ – 23,76 Мб.

Модуль має енергонезалежну багаторазово перепрограмовану FLASH пам'ять (128Mb) для автоматичного конфігурування логічного ресурсу FPGA програмою користувача при подачі напруги живлення. Модуль обладнаний інтерфейсом порту Ethernet зі швидкістю обміну 1Гбіт/с та синтезатором частот ФАПЧ.

Конструкція

Модуль реалізований у форм-факторі стандарту 3U CompactPCI. Основними зовнішніми приєднувальними інтерфейсами введення-виведення даних є роз'єми CompactPCI. Інтерфейс Ethernet має стандартний тип роз'єму – RG45.

Для забезпечення додаткового захисту модуля від впливу навколишнього середовища поверхні модуля покриті шаром вологозахисного покриття конформного покриття.

Фронтальний інтерфейс

Модуль має спеціалізований роз'єм високої густини для введення/виводу до 50 сигналів стандарту LVDS.

Інтерфейс Ethernet

Модуль має стандартний інтерфейс Ethernet. Швидкість обміну - повний дуплекс 1G/100M/10M з автоматичним вибором.

Інструменти розробника

Для комплексного налагодження програмного забезпечення модуль містить інтерфейс JTAG, повністю сумісний з конфігураційними кабелями типу Platform Cable USB (p/n: HW-USB-G, p/n: HW-USB-II-G) виробництва Xilinx та утилітою конфігурування Xilinx iMPACT. Для створення завантажувального пакету програм та перепрограмування вбудованої FLASH пам'яті використовується програмне забезпечення середовище розробки Xilinx ISE Foundation®.

ОСНОВНІ ПАРАМЕТРИ	
Назва параметра	Значення
Інтерфейс сигналів обміну даними на передній панелі	LVDS
Кількість ліній	100
Кількість конфігурованих вх./вих. цифрових ліній з тильного боку LVDS/LVCMOS	40(80)
Рівні вх./вих. цифрових сигналів, що конфігуруються користувачем	LVDS25, LVCMOS25
Логічний ресурс, масив логічних блоків (шарів)	20 400
Максимальний обсяг розподіленої ОЗП, кб	3900
Максимальний обсяг блокового ОЗУ (550МГц), кб	23 760
Кількість блоків XtremeDSP (550МГц)	1 440
Еквівалентна кількість помножувачів (18х18) у блоках XtremeDSP	2 880
Еквівалентна кількість суматорнакопичувачів (48р) в блоках XtremeDSP	1 440
Порт Ethernet 1Гб/с	1
Кількість програмованих кодом FPGA серії Virtex 5 SX50T	5 шт.
Інтерфейс конфігурування схем цифрового автомата	Flash PROM, JTAG
Об'єм вбудованої конфігураційної Flash ПЗП	128Мб
Напруга живлення, по шині cPCI, В	3,3
Споживана потужність не більше, Вт	20
Габаритний розмір	160 x 100 mm
Конструктивні розміри	4HP стандарту 3U PIGM 2.0.
Діапазон робочих температур	мінус 40°C ... +60°C
Додатковий захист від впливу навколишнього середовища	Конформне вологозахисне покриття