

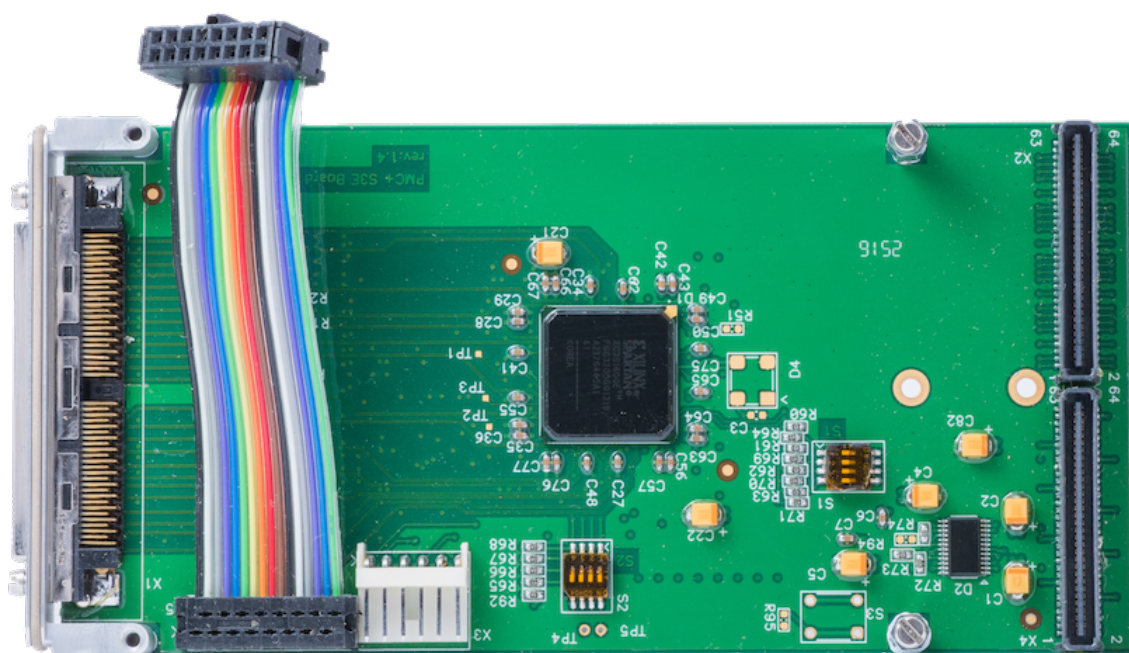
Україна. м.Запоріжжя, вул. Незалежності України 66, офіс 7
тел/факс:(061) 220-04-86, (050) 923-84-56, (098) 923-84-56
welthy.com.ua, info@welthy.com.ua

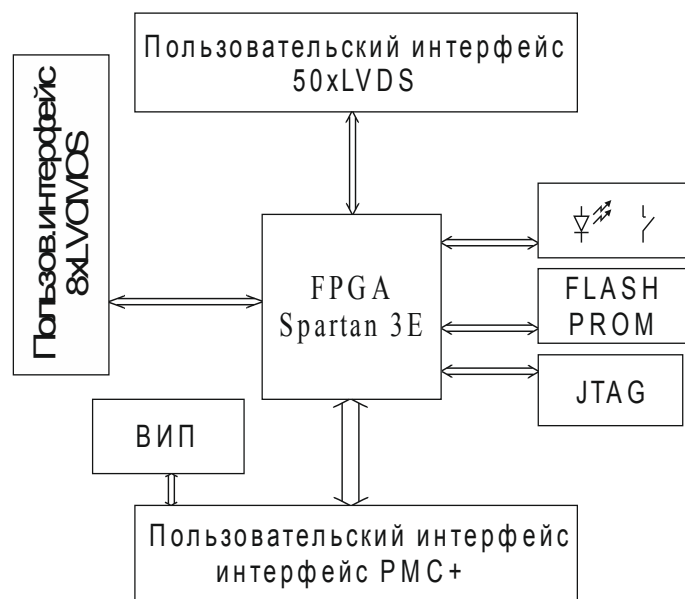
Модуль цифрової обробки сигналів S3EX-PMC-02

(стислий технічний опис)

Рік розробки: 2010

Код: S3EX-PMC-02





Призначення

Модуль S3EX-PMC-02 є програмованим логічним обчислювальним пристроєм FPGA для виконання алгоритмів цифрової обробки сигналів. Побудований на базі FPGA Xilinx Spartan® серії 3E та призначений для побудови систем цифрової обробки сигналів у режимі реального часу.

Ключові особливості

Логічний обчислювальний ресурс FPGA Xilinx Spartan® 3E серії. Логічний обчислювальний ресурс сумарною ємністю 1600000 логічних вентилів.

Модуль має енергонезалежну багаторазово перепрограмовану FLASH пам'ять (8Mb) для автоматичного конфігурування

логічного ресурсу FPGA програмою користувача при подачі напруги живлення.

Конструкція

Модуль виконаний відповідно до стандарту Draft Standard for Common Mezzanine Card Family: CMC (P1386/Draft 2.4a) для платрозширення одиночного формату CMC.

Основними зовнішніми приєднувальними інтерфейсами введення-виведення даних є: роз'єми на фронтальній панелі високої щільності, роз'єми плат розширення PMC+ і роз'єм на гнучкому шлейфі для святи з модулями типу DSP-3U-SH4 .

Для забезпечення додаткового захисту модуля від впливу навколишнього середовища поверхні модуля покриті шаром вологозахисного покриття конформного покриття.

Фронтальний інтерфейс даних

Модуль на фронтальній панелі має спеціалізований роз'єм високої густини для введення/виводу до 50 сигналів стандарту LVDS.

Інструменти розробника

Для комплексного налагодження програмного забезпечення модуль містить інтерфейс JTAG, повністю сумісний з конфігураційними кабелями типу Platform Cable USB (p/n: HW-USB-G, p/n: HW-USB-II-G) виробництва Xilinx та утилітою конфігурування Xilinx iMPACT . Для створення завантажувального пакету програм та перепрограмування вбудованої FLASH пам'яті використовується програмне забезпечення середовище розробки Xilinx ISE Foundation®.

ОСНОВНІ ПАРАМЕТРИ	
Назва параметра	Значення
Інтерфейс сигналів обміну даними на передній панелі Кількість ліній	LVDS 100
Кількість конфігурованих вх./вих. цифрових ліній PMC+ LVCMOS	44
Рівні вх./вих. цифрових сигналів, що конфігуруються користувачем	LVDS25, LVCMOS25
Логічний ресурс, млн. логічних вентилів	1,6
Логічний ресурс, масив логічних блоків (шарів)	76x58 (3 688)
Максимальний обсяг розподіленої ОЗП, кб	231
Максимальний обсяг блокового ОЗП (550МГц), кб	648
Кількість блоків помножувачів 18x18	36
Еквівалентна кількість логічних осередків	- 33 192
Кількість програмованих кодом FPGA Spartan серії 3E	1
Інтерфейс користувача для плат розширення стандарту одиначного формату PMC+	2
Інтерфейс конфігурування схем цифрового автомата	- Flash PROM, JTAG
Об'єм вбудованої конфігураційної Flash ПЗП, Мб	8
Напруга живлення, по шині cPCI,	3,3
Споживана потужність не більше, Вт	3
Габаритний розмір	149 x 74 mm
Конструктивні розміри	Поодинокий формат плат за стандартом Draft Standard for Common Mezzanine Card Family: CMC (P1386/Draft 2.4a).
Засоби налагодження	Xilinx iMPACT®, Xilinx ISE Foundation®
Діапазон робочих температур	мінус 40°C ... +60°C
Додатковий захист від впливу навколишнього середовища	Конформне вологозахисне покриття