

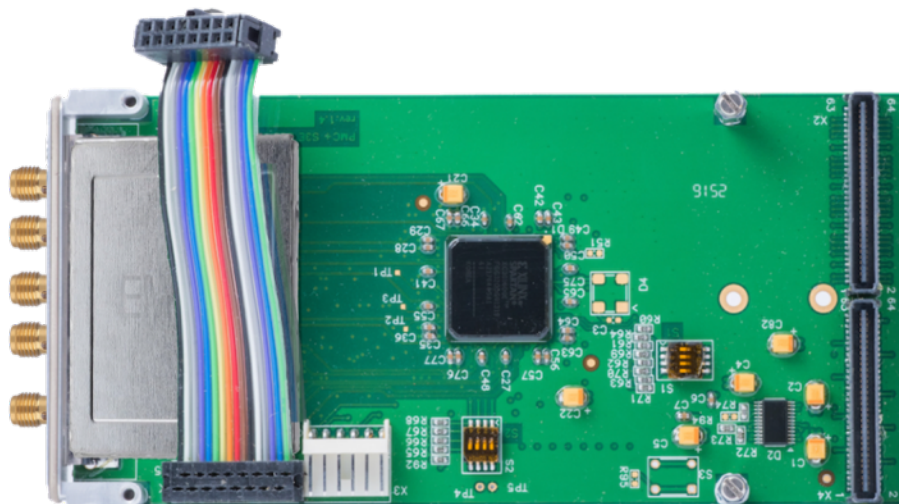
Україна. м.Запоріжжя, вул. Незалежності України 66, офіс 7
тел/факс:(061) 220-04-86, (050) 923-84-56, (098) 923-84-56
welthy.com.ua, info@welthy.com.ua

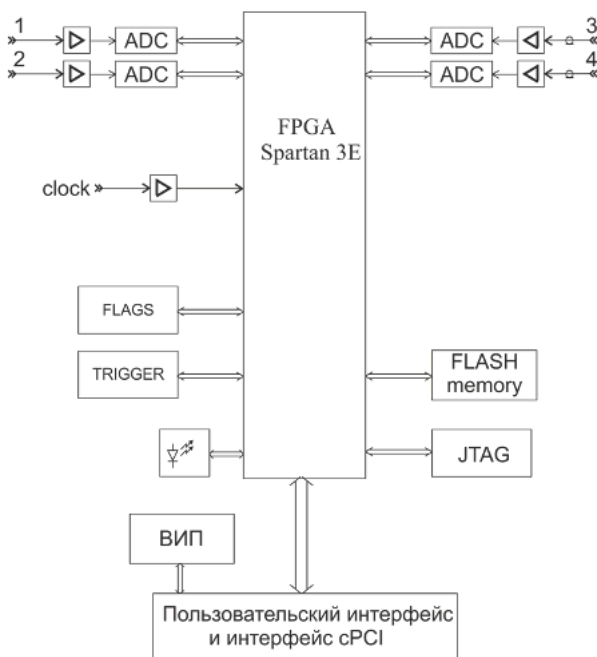
Модуль 4 каналного аналого-цифрового перетворення та цифрової обробки сигналів ADC- PMC-04

(стислий технічний опис)

Рік розробки: 2017

Код: ADC-PMC-04





Призначення

Модуль ADC-PMC-04 є пристрій багатоканального аналого-цифрового перетворювача з логічним ресурсом FPGA для виконання алгоритмів цифрової обробки сигналів. Побудований на базі високошвидкісних АЦП та FPGA Xilinx Spartan3E® та призначений для побудови систем цифрової обробки сигналів у режимі реального часу.

Ключові особливості

4 канали 12(14)-розрядного аналого-цифрового перетворення з частотою дискретизації до 65(125)млн. виб/с та смугою входних аналогових сигналів до 160МГц. Логічний обчислювальний ресурс FPGA Xilinx Spartan3E® є сумарною ємністю 1,6 мільйонів логічних вентилів.

Модуль має енергонезалежну багаторазово перепрограмовану FLASH пам'ять (8Mb) для автоматичного конфігурування логічного

ресурсу FPGA програмою користувача при подачі напруги живлення.

Конструкція

Модуль виконаний відповідно до стандарту Draft Standard for Common Mezzanine Card Family: CMC (P1386/Draft 2.4a) для плати розширення одиночного формату CMC. Основними зовнішніми приєднувальними інтерфейсами введення-виведення даних є: на фронтальній панелі - РЧ роз'єми (типу SMA) 4 каналів аналогових входів, РЧ роз'єм тактового сигналу, роз'єм високої щільності сигналів тимчасової синхронізації; роз'єми плат розширення PMC+ та роз'єм на гнучкому шлейфі для зв'язку з модулями типу DSP-3U-SH4. Для забезпечення додаткового захисту модуля від впливу навколишнього середовища поверхні модуля покриті шаром вологозахисного покриття конформного покриття.

Фронтальний інтерфейс

Модуль має 4 РЧ рознімання на передній панелі. Тип приєднувальних роз'ємів – SMA. Введення аналогових сигналів виконано через аналогові буфери, що забезпечують узгодження по входу, розв'язку та необхідне посилення. РЧ роз'єм (SMA) введення тактового сигналу.

Інструменти розробника

Для комплексного налагодження програмного забезпечення модуль містить інтерфейс JTAG, повністю сумісний з конфігураційними кабелями типу Platform Cable USB (p/n: HW-USB-G, p/n: HW-USB-II-G) виробництва Xilinx та утилітою конфігурування Xilinx iMPACT. Для створення завантажувального пакету програм та перепрограмування вбудованої FLASH пам'яті використовується програмне забезпечення середовище розробки Xilinx ISE Foundation®.

ОСНОВНІ ПАРАМЕТРИ	
Назва параметра	Значення
Тип шини обміну даними	40x LVCMOS
Кількість каналів АЦП	4
Розрядність АЦП, біт	12(14)*
Співвідношення сигнал/шум (на частоті 70МГц), не менш, дБ	71
Кількість ефективних розрядів (ENOB) на частоті 50 МГц, біт (щонайменше)	10.9(11.4)*
Частота дискретизації (при коефіцієнті заповнення від 35% до 65%), МГц	5 – 65(125)*
Помилка коефіцієнта посилення АЦП, не більше	1% FS
Розв'язка між сусідніми каналами АЦП, не менш, дБ	100
Тип входних роз'єм аналогових каналів	SMA (розетка)
Рівень входного сигналу, В	$\pm 1,2$
Вхідний опір аналогового входу, Ом	50 +/- 1
Смуга пропускання входних ланцюгів у режимі великого сигналу (2,4 Vpp), за рівнем 0,1 дБ, не менше, МГц	160
Кількість вихідних цифрових ліній LVCMOS33, не більше	48
Рівні вихідних цифрових сигналів	LVDS33
Напруга живлення, по шинах сPCI, В	5/ 3,3
Споживана потужність по шинах 5В/3,3В, не більше, Вт	3/2
Конфігурування схем цифрового автомата	Flash SPROM, JTAG
Об'єм вбудованої конфігураційної Flash ПЗУ, Мб	8
Габаритний розмір	149 x 74 mm
Конструктивні розміри	Поодинокий формат плат за стандартом Draft Standard for Common Mezzanine Card Family: CMC (P1386/Draft 2.4a).
Засоби налагодження	Xilinx iMPACT® , Xilinx ISE Foundation®
Діапазон робочих температур	мінус 40°C ...+60°C
Додатковий захист від впливу навколишнього середовища	Конформне вологозахисне покриття