

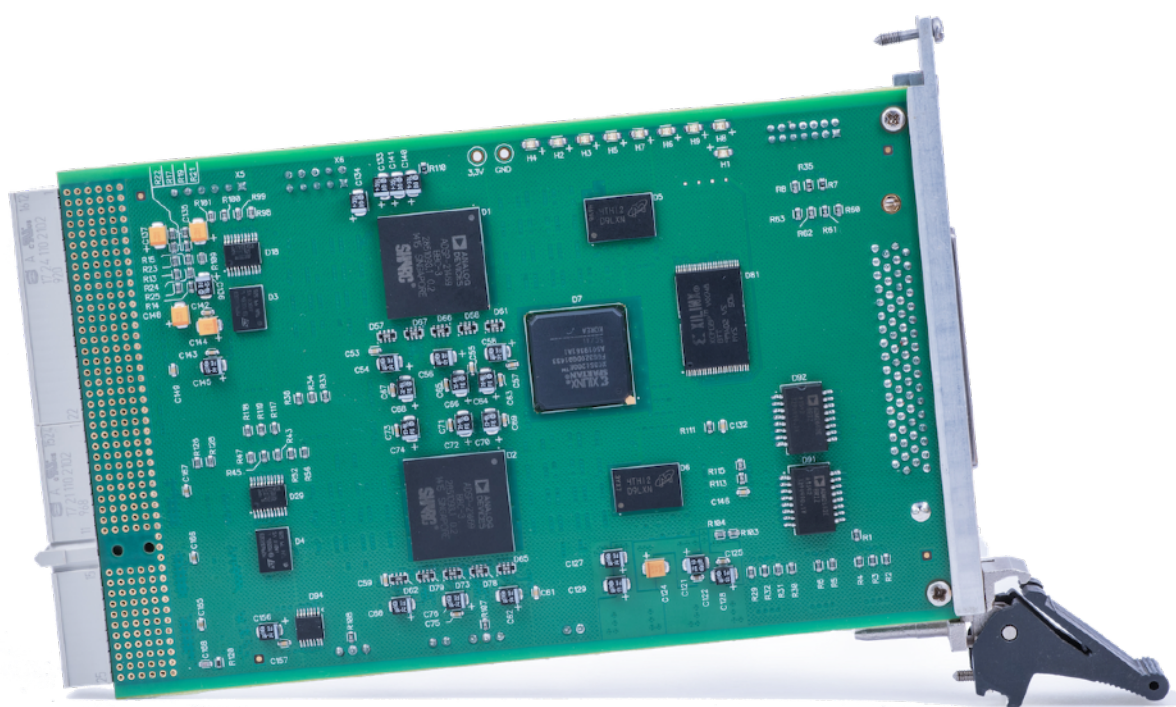
Україна. м.Запоріжжя, вул. Незалежності України 66, офіс 7
тел./факс:(061) 220-04-86, (050) 923-84-56, (098) 923-84-56
welthy.com.ua, info@welthy.com.ua

Модуль цифрової обробки сигналів DSP-3U-SH469

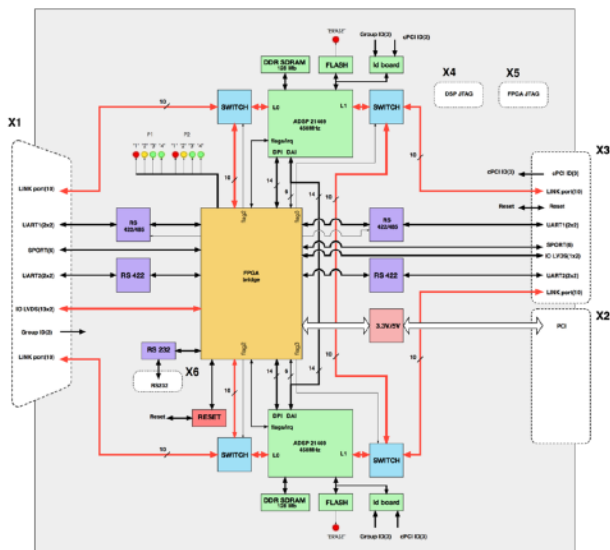
(стислий технічний опис)

Рік розробки: 2017

Код: DSP-3U-SH469



powered by Analog Devices SHARC®



Призначення

Модуль DSP-3U-SH469 є багатопроцесорним пристроєм, побудованим з використанням двох процесорів ADSP-21469 сімейства SCHARC® та ПЛІС Spartan 3e та призначений для побудови систем цифрової обробки сигналів у режимі реального часу.

Ключові особливості

Два процесори ADSP-21469 з сумарною продуктивністю 5,4 GFLOP утворюють послідовно-паралельний ланцюжок обробки даних. Кожен процесор має для власного використання ОЗП об'ємом 128MB і ПЗП об'ємом 32Mb (Flash). Обмін даними між процесорами відбувається через інтерфейси LINK порту та шість інтерфейсів SPORT.

Встановлена між процесорами ПЛІС забезпечує можливість програмного створення каналів введення-виведення модуля через інтерфейси стандарту LVDS та ізольовані RS422/485.

Конструкція

Модуль реалізований у форм-факторі стандарту 3U CompactPCI. Основними зовнішніми приєднувальними інтерфейсами введення-виведення даних є: роз'єм CompactPCI і фронтальний роз'єм.

Для захисту модуля від впливу навколишнього середовища поверхні модуля покриті шаром лаку.

Інтерфейс введення-виведення даних CompactPCI

Частина роз'єму користувача містить інтерфейси двох Link портів, інтерфейс SPORT в режимі TDM, ізольовані інтерфейси RS422/485, прапорові виходи процесорів та входи переривань, сигнали вхід/вихід системи WATCHDOG; сигнал тактової частоти (25 МГц).

Фронтальний інтерфейс введення-виведення

Фронтальний роз'єм містить інтерфейси двох Link портів, інтерфейс SPORT в режимі TDM, і тринадцять конфігурованих LVDS ліній, які можуть бути запрограмовані кожним процесором, "на льоту", через систему команд ПЛІС для введення-виведення даних процесорних портів SPORT і LINK. Також входи-виходи можуть бути налаштовані для передачі/прийому сигналів переривань та прапорів.

Інструменти розробника

Для комплексного налагодження програмного забезпечення модуль містить інтерфейс JTAG, повністю сумісний з емуляторами виробництва Analog Devices сімейства ICE і середовищами розробки VisualDSP++® і CrossCore®.

Для створення завантажувального пакету програм, тестування працездатності плати та програмування вбудованої FLASH пам'яті використовується програмне забезпечення ToolKitDSP®.

Для організації управління ресурсами плати в комплект поставки входить бібліотека розробника libDSP®, що дозволяє значно скоротити часові витрати на розробку програм користувача.

ОСНОВНІ ПАРАМЕТРИ	
Назва параметра	Значення
Продуктивність	5,4 GFLOPS
Кількість процесорів	2
Тип процесорів	SHARC ADSP-21469
Тактова частота процесорів	450MHz
Об'єм внутрішньої пам'яті процесорів	2 x 5Mb
Об'єм DDR пам'яті	2 x 128MB
Об'єм FLASH пам'яті	2 x 32Mb
Кількість світлових індикаторів	2 x 4
Кількість зовнішніх переривань	настроюване, до 5
Кількість зовнішніх прапорних виводів	настроюване, до 13
Швидкість введення-виведення даних, максимальна:	
через вхідні/вихідні LINK шини	4 x 166MB/s = 664MB/s
через SPORT TDM шини	10 x 50Mb/s
через контролер UART	2 x 921kb/s (RS-422/485) 1 x 230kb/s (RS-232)
Напруга живлення:	
номінальна	3,3 V
мінімальна	3,13 V
максимальна	3,47 V
Споживана потужність	
номінальна	3 W
максимальна	7 W
Засоби налагодження	AD VisualDSP++®, AD CrossCore® HPUSB-ICE, HPPCI-ICE, ICE-1000, ICE-2000 ToolKitDSP® libDSP®
Габаритний розмір	160 x 100 mm
Конструктивні розміри	4HP стандарта 3U PIGM 2.0.
Діапазон робочих температур	мінус 40°C ...+70°C
Додатковий захист від впливу навколишнього середовища	Конформне вологозахисне покриття